

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

特許協力条約に基づいて公開された国際出願



(51) 国際特許分類6

G09G 3/20

A1

(11) 国際公開番号

WO96/10244

(43) 国際公開日

1996年4月4日(04.04.96)

(21) 国際出願番号

PCT/JP95/00901

(22) 国際出願日

1995年5月10日(10.05.95)

(30) 優先権データ

特願平6/257618

1994年9月27日(27.09.94)

JP

(71) 出願人：および

(72) 発明者

西田信介(NISHIDA, Shinsuke)[JP/JP]

〒158 東京都世田谷区玉堤1丁目23番14-504号

尾山台リバーサイドハイデンス Tokyo, (JP)

(74) 代理人

弁理士 志村 浩(SHIMURA, Hiroshi)

〒144 東京都大田区南蒲田二丁目6番1号

ベル・シエラビル Tokyo, (JP)

(81) 指定国

AU, CA, JP, KR, US, 欧州特許(AT, BE, CH, DE, DK, ES, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).

添付公開書類

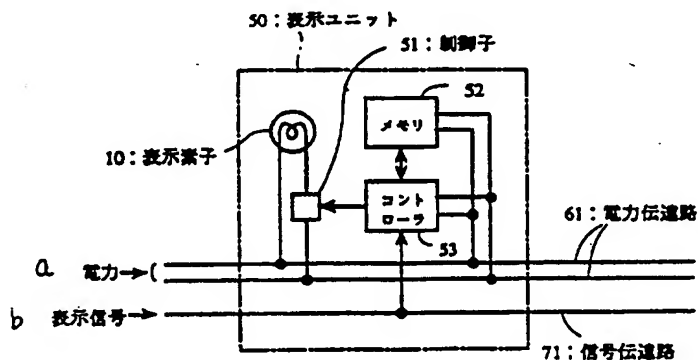
国際調査報告書

(54) Title: DISPLAY

(54) 発明の名称 表示装置

(57) Abstract

A display in which the wiring for the display elements is simplified and which is easily assembled and maintained. The display device is constituted of a large number of display units (50) each provided with a display element (10) composed of an electric light bulb, a control element (51) composed of a relay, a nonvolatile memory (52) composed of an EEPROM, and a controller (53) composed of a CPU. The display units (50) are arranged in the longitudinal and lateral directions. A common power feeding line (61) and a common signal transmitting line (71) are connected to the units (50). Display signals including address information and data information are transmitted through the line (71). Each controller (53) controls the control element (51) based on the data information in the display signal and switches on/off the display element (10) only when the address written in the memories (52) coincide with the address in the display signal.



a ... electric power

b ... display signal

10 ... display element

50 ... display unit

51 ... control element

52 ... memory

53 ... controller

61 ... electric power feeding line

71 ... signal transmitting line

(57) 要約

各表示素子に対する配線を単純化し、組み立て作業やメンテナンス作業が容易な表示装置を提供する。電球からなる表示素子(10)と、リレーからなる制御子(51)と、EEPROMからなる不揮発性メモリ(52)と、CPUからなるコントローラ(53)と、を有する表示ユニット(50)を、縦横に多数配列して表示装置を形成する。これら多数の表示ユニット(50)に対して、共通の電力伝達路(61)および共通の信号伝達路(71)を引き回す。信号伝達路(71)上には、アドレス情報とデータ情報とからなる表示信号を与える。コントローラ(53)は、不揮発性メモリ(52)内に書き込まれたアドレスと、表示信号内のアドレスとが一致した場合にのみ、表示信号内のデータ情報に基づいて、制御子(51)を制御し、表示素子(10)の点灯/消灯状態を切り換える。

情報としての用途のみ

PCTに基づいて公開される国際出願をパンフレット第一頁にPCT加盟国を特定するために使用されるコード

AL	アルバニア	DK	デンマーク	LK	スリランカ	PT	ポルトガル
AM	アルメニア	DE	ドイツ	LR	リベリア	RO	ルーマニア
AU	オーストラリア	EE	エストニア	LS	レソト	RU	ロシア
AZ	アゼルバイジャン	ES	スペイン	LT	リトアニア	SD	スーダン
BB	バルバドス	FR	フランス	LU	ルクセンブルグ	SE	スウェーデン
BE	ベルギー	GB	イギリス	LV	ラトヴィア	SG	シンガポール
BG	ブルガリア	GG	ギリシャ	MC	モナコ	SI	スロベニア
BJ	ベナン	GN	ギニア	MD	モルドバ	SK	スロバキア
BR	ブラジル	GR	ギリシャ	MG	マダガスカル	SN	セネガル
BY	ベラルーシ	HU	ハンガリー	MK	マケドニア	SZ	スワジランド
CA	カナダ	IE	アイルランド	ML	マリ	TD	チャド
CF	中央アフリカ共和国	IT	イタリア	MR	モーリタニア	TG	トーゴ
CG	コンゴ	JP	日本	MW	モザンビーク	TM	トルクメニスタン
CH	スイス	KE	ケニア	MX	メキシコ	TT	トリニダード
CI	コートジボワール	KP	朝鮮民主主義人民共和国	NE	ニジェール	TR	トルコ
CM	カメルーン	KR	大韓民国	NL	オランダ	UG	ウガンダ
				NO	ノルウェー	US	米国
						UZ	ウズベキスタン

明 細 書

表 示 装 置

5

技 術 分 野

本発明は表示装置、特に、電光掲示板、広告表示板などの壁掛型の表示装置に関する。

背 景 技 術

10

電光掲示板や広告表示板など、壁掛型の表示装置は、街頭において不特定多数の者に情報を提示する手段として広く用いられている。これらの表示装置は、通常、1画素分の表示素子を平面上に多数配列し、各表示素子を電力で駆動して、その表示態様を変化させることにより情報の表示を行っている。たとえば、電光掲示板では、1画素分の表示素子として1個の電球を用い、この電球を縦横に配列し、特定の位置の電球を発光させることにより、文字や画像の表示を行う機能を有する。最近では、電球の代わりに発光ダイオードなどを用いた電光掲示板が普及している。

15

また、広告表示板などでは、個々の画素を構成する表示素子として、

20 パネル式表示素子を利用したものも用いられている。このパネル式表示素子は、それ自身が発光する機能をもっているわけではないが、複数の表示面を有しており、実際には、そのいずれか1面だけが提示されることになる。通常は、モータなどの回転機構を利用して、提示される表示面を選択することができるようになっており、各画素ごとに提示する表

示面を選択すれば、全体として、文字や画像の表示を行うことが可能になる。

このように、電球、発光ダイオード、パネル式表示素子などから構成される1画素分の表示素子は、いずれも電力により駆動される。たとえば、電球や発光ダイオードでは、電力の供給をオン／オフ制御することにより、発光／非発光の状態を選択することができる。各画素を構成する個々の電球や発光ダイオードごとにオン／オフ制御を行えば、任意の画素を光らせることができ、所望の情報を表示させることが可能になる。また、パネル式表示素子では、モータへの電力の供給をオン／オフ制御することにより、実際に提示される表示面を選択することができる。各画素を構成する個々のパネル表示素子ごとにオン／オフ制御を行えば、各画素ごとに任意の表示面を提示させることができ、所望の情報を表示させることが可能になる。

上述した表示装置では、表示解像度を向上させる場合、当然、画素数を増やす必要がある。したがって、電球、発光ダイオード、パネル式表示素子など、1画素分の表示素子を縦横に多数配列する必要がある。ところが、これら各表示素子に対しては、上述したように、電力供給によって表示態様の制御を行う必要があるため、個々の表示素子ごとに別個に電力供給線を設ける必要がある。たとえば、100個の電球を縦横に配列してなる電光掲示板の場合、100個の電球のそれぞれに対して2本の電力供給線が必要になるため、合計で200本もの配線を配電盤から各電球に向けて配設する必要がある。表示解像度を向上させるためには、より多くの電球を配列する必要があるが、必要な配線の数もそれに伴って増えてゆくことになる。

このように、各表示素子に対する配線の本数が増えると、表示装置全体の構造が複雑になり、組み立て作業やメンテナンス作業に多大な労力を要するようになる。その結果、製造コストやメンテナンスコストが著しく増加することになる。

- 5 そこで本発明は、各表示素子に対する配線を単純化し、組み立て作業やメンテナンス作業を容易にすることが可能な表示装置を提供することを目的とする。

発 明 の 開 示

- 10 本発明の第1の態様は、電力による駆動で1画素分の表示態様を変化させる機能をもった表示素子を多数配列することにより情報の表示を行う表示装置において、

- 表示素子と、この表示素子に対する電力の供給状態を制御する制御子と、所定のアドレス情報を記憶する記憶手段と、この記憶手段に記憶されたアドレス情報と外部から与えられた表示信号とに基づいて制御子を
15 制御するコントローラと、を有する複数の表示ユニットと、

この複数の表示ユニットを、各表示素子が所定の表示画面上に隣接して配列されるように収容固定する装置筐体と、

表示素子を駆動するための電力を発生する電源と、

- 20 表示素子の表示態様を指示するための表示信号を発生する制御装置と、
各表示ユニットを装置筐体内に収容した状態において、電源で発生した電力を各表示ユニット内の制御子に供給する電力伝達手段と、

制御装置で発生した表示信号を各表示ユニット内のコントローラに供給する信号伝達手段と、

を設け、

各記憶手段内には、各表示ユニットごとに異なるアドレス情報を記憶させ、表示信号には、特定の表示ユニットを示すアドレス情報と、特定の表示態様を示すデータ情報と、を含ませ、

- 5 記憶手段に記憶されたアドレス情報と表示信号内のアドレス情報とが対応した場合に、コントローラによって、表示信号内のデータ情報に基づいて制御子を制御するようにしたものである。

本発明の第2の態様は、上述の第1の態様に係る表示装置において、各表示ユニット内に、それぞれ複数の表示素子を設け、

- 10 表示信号内のアドレス情報を、特定の表示ユニットを示す第1のアドレス情報と、表示ユニット内の特定の表示素子を示す第2のアドレス情報と、により構成し、

- 15 記憶手段に記憶されたアドレス情報と第1のアドレス情報とが対応した場合に、コントローラによって、第2のアドレス情報によって示される特定の表示素子の制御子に対して、表示信号内のデータ情報に基づいた制御を行うようにしたものである。

本発明の第3の態様は、上述の第1または第2の態様に係る表示装置において、

- 20 通電により第1の原色Rを提示する第1の色提示素子と、通電により第2の原色Gを提示する第2の色提示素子と、通電により第3の色Bを提示する第3の色提示素子と、の3つの色提示素子によって1つの表示素子を構成し、

表示信号内のデータ情報を、各色提示素子のそれぞれに対する発光状態を指示する情報により構成し、

コントローラによって、この指示に応じた電力供給が行われるように制御子を制御するようにしたものである。

本発明の第４の態様は、上述の第１～第３の態様に係る表示装置において、

- 5 各表示ユニットをそれぞれブロック状の外囲器をもった構造とし、
このブロック状の外囲器の、上面に表示素子による表示面を形成し、
側面に電力伝達手段および信号伝達手段の一部をなすコネクタを形成し、
装置筐体内に複数の表示ユニットを収容した状態において、隣接する
表示ユニット間で、対応する位置に形成された電極同士が物理的に接触
10 するようにし、この接触により、電力伝達手段および信号伝達手段の伝
達路が形成されるように構成したものである。

本発明の第５の態様は、上述の第１～第４の態様に係る表示装置において、

- 15 全表示ユニットもしくは一部の表示ユニット内のコントローラを直列
に接続するアドレス設定路を更に設け、

入力側のアドレス設定路に所定のアドレス情報が与えられたときに、
このアドレス情報を記憶手段内に書き込むとともに、このアドレス情報
を更新して出力側のアドレス設定路に出力するアドレス設定処理を行う
機能を、コントローラに付加したものである。

- 20 本発明の第６の態様は、上述の第５の態様に係る表示装置において、
信号伝達手段とアドレス設定路との双方の機能を果たす兼用伝達路を
形成し、

この兼用伝達路は、信号伝達手段として機能するときには、その支線
が各コントローラに接続され、アドレス設定路として機能するときには、

その本線によって各コントローラが直列接続されるように切替動作するようにしたものである。

本発明による表示装置は、複数の表示ユニットを装置筐体内に配列することにより構成される。各表示ユニットは、少なくとも1つの表示素子（1画素としての表示を行う）と、この表示素子に対する電力の供給状態を制御する制御子と、記憶手段と、コントローラと、を有している。たとえば、電球によって表示素子を構成し、この電球への電力供給路上に設けられたリレーによって制御子を構成した場合、コントローラはこのリレーを制御することにより、電球の点灯／消灯を制御することができる。コントローラに対する指示は、制御装置からの表示信号の形で与えることができる。

本発明による表示装置の特徴は、すべての表示ユニットに対して共通の電力伝達路が用いられ、かつ、共通の信号伝達路が用いられる点である。従来の電光表示板では、前述したように、個々の電球に対してそれぞれ専用の電力供給線が必要になるため、配線が非常に複雑になるという問題が生じていたが、本発明による電光掲示板では、すべての電球に対して、共通の電力供給線を設け、常に電力を供給した状態にしておけばよい。このように、共通の電力供給線によって常に電力を供給状態にしたとしても、コントローラの動作によって、各電球ごとに点灯／消灯状態を選択することが可能である。

個々の表示ユニット内には、記憶手段が設けられ、この記憶手段内には、各表示ユニットごとに異なるアドレス情報が書き込まれている。たとえば、10個の表示ユニットについて、それぞれ1番地～10番地までのアドレス情報を記憶手段内に書き込んでおけば、各コントローラは、

それぞれ記憶手段をアクセスすることにより、自分自身の番地を認識することができる。そこで、共通の信号供給線を介してすべての表示ユニットに同一の表示信号を与えたとしても、この表示信号を、特定の表示ユニットを示すためのアドレス情報と、特定の表示態様を示すデータ情報と、により構成しておけば、アドレス情報が対応する特定の表示ユニットにのみ、データ情報が示す表示指示を実行させることが可能になる。たとえば、「アドレス情報：３番地、データ情報：点灯」という表示信号を、１０個の表示ユニットのすべてに与えたとしても、「３番地」というアドレス情報が記憶手段に書き込まれている３番目の表示ユニットだけが、「電球を点灯」という指示を実行することになる。

結局、本発明による表示装置では、個々の表示ユニットがインテリジェンス機能を有しているため、すべての表示ユニットに対して、共通の電力伝達路を用いて電力供給を行い、共通の信号伝達路を用いて同一の表示信号を与えたとしても、個々の表示ユニットごとに別個の動作を行うことが可能になるのである。このように、共通の電力伝達路および共通の信号伝達路を用いれば、表示ユニットの数が増えたとしても、必要な配線の本数には変わりがなく、配線が非常に単純化されることになる。

また、複数のコントローラを直列接続するアドレス設定路を形成し、このアドレス設定路を通して各コントローラに所定のアドレス情報を供給できるようにし、かつ、各コントローラにおいて順次アドレス情報を更新してゆくようにすれば、記憶手段内にそれぞれユニークなアドレス情報を設定するアドレス設定処理を効率良く行うことが可能になる。しかも、このアドレス設定路を、表示信号を伝達するための信号伝達手段と兼用するようにすれば、このアドレス設定処理のために新たな配線を

行う必要はなくなる。

図面の簡単な説明

図１は、従来一般的な電光掲示板の構成を示す構造図である。

5 図２は、本発明の第１の実施例に係る表示装置の構成を示す構造図である。

図３は、図２に示す電光掲示板に用いられている個々の表示ユニット
５０の回路図である。

10 図４は、図２に示す電光掲示板を駆動するための表示信号の一例を示す波形図である。

図５は、本発明の第２の実施例に係る表示装置に用いられる個々の表示
ユニット８０の上面図である。

図６は、図５に示す表示ユニット８０の左側面図である。

図７は、図５に示す表示ユニット８０の正面図である。

15 図８は、図５に示す表示ユニット８０の底面図である。

図９は、図５に示す表示ユニット８０の回路図である。

図１０は、図５に示す表示ユニット８０を複数用意し、これを装置筐
体２００内に収容した状態を示す部分上面図である。

図１１は、本発明の第２の実施例に係る表示装置の全体構成図である。

20 図１２は、図１１に示す表示装置を構成する１６個の表示ユニット８
０に対するアドレス付与の一例を示すアドレステーブルである。

図１３は、図５に示す表示ユニット８０を構成する１６個の画素に対
するアドレス付与の一例を示すアドレステーブルである。

図１４は、アドレス設定機能を付加した電光掲示板を構成する表示ユ

ニット５５の回路図である。

図１５は、図１４に示す表示ユニット５５に与えるアドレス設定信号の一例を示す波形図である。

図１６は、図１４に示す表示ユニット５５によって構成した表示装置
5 におけるアドレス設定路７４の配線例を示す図である。

図１７は、図１４に示す表示ユニット５５によって構成した表示装置
におけるアドレス設定路７４の別な配線例を示す図である。

図１８は、アドレス設定機能を付加した電光掲示板を構成する別な表
示ユニット５７の回路図である。

10 図１９は、図９に示す回路にアドレス設定機能を付加した構成を示す
回路図である。

発明を実施するための最良の形態

§ 0. 従来の電光掲示板

15 以下、本発明を図示する実施例に基づいて説明する。はじめに、本発
明との対比を行うために、従来の一般的な電光掲示板の構造を図１に基
づいて説明する。この従来の電光掲示板では、各表示素子１０は電球に
よって構成されており、この実施例では、 5×10 のマトリックス状に
表示素子１０が配置され、装置筐体２０内に収容されている。一方、こ
20 れら５０個の表示素子１０（電球）に電力を供給するために、配電盤３
０が設けられており、この配電盤３０に指示を与えるための制御装置４
０が設けられている。配電盤３０から個々の表示素子１０に対しては、
それぞれ２本ずつの電力供給線３１が配線されている（図では、繁雑に
なるのを避けるため、この配線の一部分のみを示してある）。制御装置

40は、この電光掲示板に表示させる対象となる情報（たとえば、文字）に基づいて、配電盤30に対し、どの表示素子10に対して電力供給を行えばよいか指示を与える。配電盤30は、この指示に基づいて、所定の表示素子10への電力供給線31に対してのみ電力供給を行う。こう
5 して、所望の表示素子10のみを点灯させることができ、各表示素子10を1画素とした情報提示が行われる。

しかしながら、このような従来の電光掲示板には、配線が非常に複雑になるという問題があることは、既に述べたとおりである。図1に示す例では、50個の表示素子10に対して、それぞれ2本ずつの電力供給
10 線31を配線する必要があるため、合計100本の配線が必要になる。実用上は、複数の文字や画像を表示するために解像度を高める必要があり、表示素子10の数はより多くなり、配線は益々複雑なものになる。本発明は、このような複雑な配線を避けるための技術思想を提供するものである。

15 § 1. 本発明の第1の実施例

図2は、上述した電光掲示板に本発明を適用した第1の実施例を示す図である。この電光掲示板では、個々の表示素子10（電球）は、表示ユニット50内に收容されている。各表示ユニット50は、図1の電光
20 掲示板と同様に、5×10のマトリックス状に隣接して配置され、装置筐体100内に收容固定されている。一方、これら50個の表示ユニット50に供給する電力を発生するために、電源60が設けられており、電源60で発生した電力は、電力伝達路61を介して各表示ユニット50に伝達される。また、これら50個の表示ユニット50に供給する表示信号を発生するために、制御装置70が設けられており、制御装置7

0で発生した表示信号は、信号伝達路71を介して各表示ユニット50に伝達される。

ここで重要なことは、電力伝達路61および信号伝達路71は、いずれも各表示ユニット50に対して共通の伝達路になっている点である。

- 5 別言すれば、電力伝達路61および信号伝達路71は、それぞれ第1の表示ユニット50から、第2の表示ユニット50、第3の表示ユニット50、…、第49の表示ユニット50、第50の表示ユニット50、と順次経由した単一の伝達路になっている。より具体的には、電力伝達路61として2本の配線、信号伝達路71として1本の配線、合計3本の
- 10 配線を装置筐体100内に引き回せば、すべての配線は完了する。したがって、図1に示す従来の電光掲示板に比べると、配線は非常に単純化され、しかも、解像度を向上させるために表示ユニット50の数を増加させても、やはり合計3本の配線だけで足りる。

- このように、共通の電力伝達路61および信号伝達路71によって、
- 15 電力および表示信号を伝達する構造を採りつつ、各表示ユニット50にそれぞれ固有の動作を行わせるために、各表示ユニット50内には表示素子10以外の構成要素が必要になる。図3は、この1つの表示ユニット50内の構成例を示す回路図である。表示素子10としての電球は、装置筐体100内に引き回された電力伝達路61に接続されており、こ
- 20 こから電力の供給を受けることができる。ただし、表示素子10の一方の端子は、制御子51を介して電力伝達路61に接続されており、この制御子51によって表示素子10への電力の供給状態を制御することができる。具体的には、制御子51はリレーによって構成されており、表示素子10（電球）に対する電力供給をオン／オフ制御することができ

る。また、表示ユニット５０内には、更に、不揮発性メモリ５２とコントローラ５３とが設けられている。不揮発性メモリ５２内には、この表示ユニット５０に対して付与されたアドレス情報が書き込まれている。コントローラ５３は、この不揮発性メモリ５２に記憶されたアドレス情報と、信号伝達路７１を介して制御装置７０から与えられた表示信号と、に基づいて制御子５１を制御する機能を有する。なお、不揮発性メモリ５２およびコントローラ５３には、電力伝達路６１から電力が供給されており、動作に必要な電圧が確保される。

この図３には、１つの表示ユニット５０の構成を示したが、他の４９個の表示ユニット５０もハードウェア的には全く同じ構成を有する。ただし、不揮発性メモリ５２内に書き込まれたアドレス情報だけは、各表示ユニット５０ごとに異なっている。ここでは、説明の便宜上、第Ｘ番目の表示ユニット５０内の不揮発性メモリ５２には「Ｘ番地」なるアドレス情報が書き込まれているものとして、以下の動作説明を行うことにする。たとえば、１番目の表示ユニット５０内の不揮発性メモリ５２には、「１番地」なるアドレス情報が書き込まれており、５０番目の表示ユニット５０内の不揮発性メモリ５２には、「５０番地」なるアドレス情報が書き込まれていることになる。

ここで、信号伝達路７１を介して伝達する表示信号を、特定の表示ユニット５０を示すアドレス情報と、特定の表示態様を示すデータ情報と、によって構成する。たとえば、「アドレス情報：３番地、データ情報：点灯」という表示信号を制御装置７０で生成し、これを信号伝達路７１を介してすべての表示ユニット５０に伝達したとする。そして、コントローラ５３は、不揮発性メモリ５２に記憶されたアドレス情報と、伝達

された表示信号内のアドレス情報と、が対応した場合にだけ、表示信号内のデータ情報に基づいて制御子51を制御する動作を行うようにプログラムしておく。そうしておけば、この表示信号がすべての表示ユニット50に伝達されたとしても、「3番地」というアドレス情報が不揮発性メモリ52に書き込まれている3番目の表示ユニット50内のコントローラ53だけが、制御子51に対して「電球を点灯させる」という制御動作を実行することになる。他の49個の表示ユニット50には、同一の表示信号が伝達されているにもかかわらず、コントローラ53は制御子51を制御する動作を行わない。したがって、3番目の表示ユニット50内の表示素子10のみを点灯させる制御が可能になる。

信号伝達路71を介して伝達する表示信号としては、たとえば、図4に示すようなフォーマットの信号を用いればよい。この図4に示す表示信号は、ハイレベルとローレベルとの2値状態をとるデジタル信号である。ここに示す1サイクルの期間内には、特定の1つの表示ユニット50に対する指示が含まれている。先頭のアドレス開始情報Xは、これに後続してアドレス情報Aが伝達されることを示す情報であり、同様に、データ開始情報Yは、これに後続してデータ情報Dが伝達されることを示す情報である。また、最後のサイクル終了情報Zは、1サイクルの終了を示す情報である。この例では、各情報X、Y、Zは、所定時間だけハイレベルをとる信号になっているが、実際には、コントローラ53が、各情報を認識できるように、固有のビット情報で構成するのが好ましい。アドレス情報Aは、この実施例では、8ビットのデジタル情報から構成されており、「1番地～50番地」のアドレスを示す。また、データ情報Dは、この実施例では、1ビットのデジタル情報から構成されており、

ハイレベル“1”は「点灯」、ローレベル“0”は「消灯」の表示態様を示している。

各コントローラ53は、図4に示すような表示信号を受け取ったら、この信号内のアドレス情報Aと、不揮発性メモリ52内に書き込まれて
5 いるアドレス情報とを比較し、両者が不一致の場合には、何ら動作を行わず、両者が一致した場合には、この信号内のデータ情報Dに基づいて、制御子51に対する制御動作を実行する。すなわち、データ情報Dがハイレベル“1”の場合は、制御子51（リレー）が通電を行うように制御して表示素子10を点灯させ、ローレベル“0”の場合は、制御子5
10 1が通電を行わないように制御して表示素子10を消灯させる。

このように、1サイクルの表示信号により、特定の表示ユニット50の表示態様を指示することができるので、50サイクルの表示信号を連続的に伝達するようにすれば、50個の表示ユニット50のすべてに対して、所望の表示態様を指示する制御が可能になる。更に、表示信号を
15 連続的に伝達し続ければ、個々の表示ユニット50の表示態様を時間的に変化させることができ、電光掲示板に表示する文字や画像の内容を時間的に変化させることができる。

上述したように、個々の表示ユニット50は、ハードウェア的には全く同一のものであるため、これを大量生産することが可能である。不揮
20 発性メモリ52およびコントローラ53として、EEPROMおよびクロック内蔵型のCPUを用いれば、これらを1チップの素子で構成することが可能であり、構造は非常に単純になる。そして、最後に、この大量生産した表示ユニット50を装置筐体100内に収容する段階において、個々の表示ユニット50の不揮発性メモリ52内に、コントローラ

53を用いて異なるアドレス情報を書き込む処理を行えば、上述した本発明に係る電光掲示板として機能することになる。この組み立て作業は、配線工程が大幅に単純化されるため、非常に容易である。同様に、メンテナンス作業も容易になる。

5 § 2. 本発明の第2の実施例

続いて、発光ダイオードを用いた表示装置に本発明を適用した第2の実施例を説明する。図5、図6、図7、図8は、それぞれ、この第2の実施例に用いられる1つの表示ユニット80の上面図（一部を切り欠いて示す）、左側面図、正面図、底面図である。この表示ユニット80は、
10 上面が正形状のブロック状の外囲器をもった構造をしており、本体81の上方に画素パネル82が取り付けられた構造になっている。本体81内は、4×4に配置された合計16個の区画に分割されており、画素パネル82にも、この区画に対応した分割線が描かれている。ここで、1つの区画が1画素に対応する。本体81内の1つの区画内には、3つ
15 の発光ダイオード83R、83G、83Bが配置されている。ここで、発光ダイオード83R、83G、83Bは、通電により、それぞれ、第1の原色R（赤）、第2の原色G（緑）、第3の原色B（青）を提示する。画素パネル82は、この発光ダイオード83R～83Bからの光を透過する素材（たとえば、ガラス）によって構成されており、この表示
20 ユニット80を上方から観測すると、各画素ごとに所定の色が提示されることになる。

前述した第1の実施例では、1つの表示ユニット50が1つの画素に対応し、この1画素は1つの電球からなる表示素子10によって構成されていたが、ここに示す第2の実施例では、1つの表示ユニット80が

1 6個の画素に対応し、1画素は3つの発光ダイオード83R~83B
からなる表示素子によって構成されることになる。

この表示ユニット80の別な特徴は、側面に種々の電極が形成されて
いる点である。すなわち、図5の上面図に示されているように、左右の
5 側面には、8個のアドレス電極84Aと3個のデータ電極84Dとが設
けられており、正面および背面には、2個の電源電極84Pが設けられ
ている。これらの電極の配置および形状は、図6の左側面図および図7
の正面図に明瞭に示されている。図5の上面図において、左側面の8個
のアドレス電極84Aと右側面の8個のアドレス電極84Aとは、それ
10 ぞれ本体81内部で導通しており、同じく、左側面の3個のデータ電極
84Dと右側面の3個のデータ電極84Dとは、それぞれ本体81内部
で導通している。また、正面の2個の電源電極84Pと背面の2個の電
源電極84Pとは、やはりそれぞれ本体81内部で導通している。

図8の底面図に示すように、この表示ユニット80の底面には、更に、
15 書込電極84Wが設けられている。この書込電極84Wは、この表示ユ
ニット80に内蔵されている不揮発性メモリに対して、アドレス情報を
書き込む処理を行うときに、所定の書込電圧を印加するために用いられ
る電極である。もっとも、このアドレス情報を書き込む処理は、この表
示装置を製造するプロセスで行われる処理であり、この表示装置を使用
20 する上では、この書込電極84Wは利用されない。

図9は、この表示ユニット80の内部の配線図である。この配線図に
示されているように、内部には、電源電極84Pに接続された2本の電
源線62と、アドレス電極84Aに接続された8本のアドレス線72と、
データ電極84Dに接続された3本のデータ線73が引き回されている。

また、上述したように、表示ユニット８０の内部は１６の画素に分割されており、１つの画素は３つの発光ダイオード８３Ｒ～８３Ｂによって構成されている（図９では、便宜上、第１の画素および第２の画素に所属する６つの発光ダイオードしか示されていないが、実際には、 $3 \times 16 = 48$ 個の発光ダイオードのすべてについて、このような配線がなされている）。各発光ダイオード８３Ｒ～８３Ｂは、いずれも、電源線６２に接続されているが、一端は、制御子８５（リレー）を介して接続されている。各制御子８５の動作は、コントローラ８６によって制御される。コントローラ８６には、アドレス線７２からのアドレス情報Ａと、データ線７３からのデータ情報Ｄとが与えられ、コントローラ８６は、これらの情報と、不揮発性メモリ８７内に書き込まれたアドレス情報とに基づいて、個々の制御子８５を制御する。不揮発性メモリ８７には、書込電極８４Ｗから書込電圧を与えることができ、コントローラ８６から不揮発性メモリ８７へ、所定のアドレス情報を書き込む処理を行うことができる。書込電極８４Ｗに与えられた書込電圧は、抵抗素子８８によって降圧され、コントローラ８６のコントロール端子にも与えられる。コントローラ８６は、このコントロール端子に電圧が与えられると、不揮発性メモリ８７に対する所定の書込処理を実行するようにプログラムされている。なお、コントローラ８６および不揮発性メモリ８７に対しては、電源線６２から電力供給がなされており、動作に必要な電圧が確保される。

図１０は、上述した表示ユニット８０を複数用意し、これを装置筐体２００内に収容した状態を示す部分上面図である。装置筐体２００は、枠部２０１と底板２０２によって構成されている。枠部２０１は、いわ

ば額縁状のフレームで、この枠部 201 の底面に底板 202 が固着された構造となっている。図 10 に示すように、枠部 201 の内側部分に、表示ユニット 80 を嵌め込むようにすると、表示ユニット 80 は、その底面が底板 202 によって支持された状態となり、表示ユニット 80 の上面と枠部 201 の上面とがほぼ同じ面に揃うようになる。図 11 には、このようにして、装置筐体 200 に $4 \times 4 = 16$ 個の表示ユニット 80 を嵌め込んだ全体の状態が示されており、これに更に、電源 60 および制御装置 70 を加えることにより、本発明に係る表示装置全体が構成されることになる。いわば、額縁（装置筐体 200）内に 16 枚のタイル（表示ユニット 80）を嵌め込んだ壁掛状の表示装置が形成されることになる。なお、図では、電源 60 および制御装置 70 を別個のブロックで示してあるが、実際には、この電源 60 および制御装置 70 も装置筐体 200 内に埋設し、全体を一体構造とするのが好ましい。

既に、図 5 において説明したように、1 つの表示ユニット 80 の画素パネル 82 上には、 $4 \times 4 = 16$ 個の画素が定義されており、各画素位置には、三色の発光ダイオード 83R ~ 83B が埋め込まれている。したがって、図 11 に示す表示装置の表示画面上には、 $16 \times 16 = 256$ 個の画素が定義されることになり、各画素はそれぞれ R, G, B の三原色による表示が可能になる。

ここで、図 10 を参照すれば、互いに隣接して収容された表示ユニット 80 間で、対応する位置に形成された電極同士がそれぞれ物理的に接触した状態になっていることがわかる。しかも、枠部 201 の内側部分にも、表示ユニット 80 と同様に、アドレス電極 203A, データ電極 203D, 電源電極 203P が設けられており、それぞれ、表示ユニッ

ト 80 側のアドレス電極 84 A, データ電極 84 D, 電源電極 84 P と接触する。したがって、図 10 において、横方向に配置された 4 つの表示ユニット 80 を通して、8 本のアドレス線 72 と 3 本のデータ線 73 が引き回され、縦方向に配置された 4 つの表示ユニット 80 を通して、
5 2 本の電源線 62 が引き回されていることになる。ここで、枠部 201 側において、複数箇所に設けられたアドレス電極 203 A, データ電極 203 D, 電源電極 203 P のそれぞれ対応する電極ピンを電氣的に接続しておけば、16 個の表示ユニット 80 に対して、共通のアドレス線 72, データ線 73、電源線 62 を形成することができる。

10 このように、この第 2 の実施例では、各表示ユニット 80 の側面に必要な電極を設けておくようにしたため、装置筐体 200 内にこの表示ユニット 80 を嵌め込むだけで、必要な配線が自然に形成されることになる。したがって、組み立て作業は非常に簡略化される。また、メンテナンス時には、個々の表示ユニット 80 を外して、各表示ユニット 80 ごとに動作試験を行えばよいので、メンテナンス作業も非常に簡単である。
15

続いて、この表示装置の動作について説明する。この実施例の装置では、図 11 に示すように、合計で 256 個の画素が設けられており、各画素ごとに、三原色 R, G, B の発光を制御することができる。制御装置 70 で発生する表示信号は、特定の画素を示すアドレス情報と、その
20 画素に対する特定の表示態様を示すデータ情報と、によって構成されている。たとえば、「アドレス情報：123 番目の画素、データ情報：R →点灯, G →消灯, B →点灯」という表示信号を制御装置 70 で発生し、この信号をアドレス線 72 およびデータ線 73 を介して各表示ユニット 80 に供給すれば、256 個の画素のうちの 123 番目の画素を構成す

る発光ダイオード83R、83Bが点灯し、発光ダイオード83Gが消灯することになる。なお、この実施例では、各発光ダイオードを点灯／消灯の2状態のいずれかに制御しているが、各発光ダイオードに対して輝度信号を与えるようにし、この輝度信号に応じた輝度で発光するように供給電流を制御することも可能である。

このような制御を可能にするために、256個の各画素には、8ビットのアドレスが与えられる。ここで、上位4ビットのアドレスは、特定の表示ユニット80を示す情報となり、下位4ビットのアドレスは、1つの表示ユニット80内での特定の画素を示す情報となる。このようなアドレス付与の一例を、図12および図13のアドレステーブルに示す。図12は、装置筐体200内に収容された16個の表示ユニット80について、それぞれ4ビットのアドレス（上位側のアドレス）を付与した状態を示すテーブルであり、図13は、個々の表示ユニット80内に配置された16個の画素について、それぞれ4ビットのアドレス（下位側のアドレス）を付与した状態を示すテーブルである。このようなアドレス付与を行えば、図11に示す全256個のすべての画素を、8ビットのアドレスで指定することができる。たとえば、左上の画素は、「00000000」なるアドレスで指定することができ、右上の画素は、「00110011」なるアドレスで指定することができる。

図9に示すように、各表示ユニット80内には、不揮発性メモリ87が設けられているが、このメモリには、その表示ユニット80の装置筐体200内での配置位置に応じた上位側のアドレスが書き込まれている。たとえば、図11に示す16個の表示ユニット80のうち、左上に配置された表示ユニット80内の不揮発性メモリ87には、図12に示すア

ドレステーブルを参照して、「0000」なる4ビットのアドレスが書き込まれることになる。この書込処理は、この表示装置の組み立て工程で行われる。これは、専用の書込装置に表示ユニット80を1つずつ装着し、それぞれ所定のアドレス値を与えればよい。具体的には、書込装置に所定の書込命令を与えると、書込電極84Wに書込電圧が印加される。不揮発性メモリ87として、たとえば、EEPROMなどのメモリ素子を用いた場合、この書込電圧は、通常の動作電圧（たとえば5V）よりも高い特別な電圧（たとえば15V）に設定される。書込電極84Wに印加された書込電圧は、抵抗素子88によって降圧され、コントローラ86のコントロール端子に書込命令信号として与えられる。コントローラ86は、この書込命令信号が与えられると、そのときアドレス線72の上位4ビットに現れたアドレス値を、そのままメモリ87に書き込む処理を行う。したがって、書込装置によって、書込電極84Wに書込電圧を印加すると同時に、アドレス線72の上位4ビットに所定のアドレス値を与えておけば、このアドレス値を不揮発性メモリ87内に書き込むことができる。

この表示装置のより具体的な組み立て工程は次のようになる。まず、装置筐体200および16個の表示ユニット80を用意する。この時点では、すべての表示ユニット80は全く同一のハードウェアである。続いて、書込装置を用いて、個々の表示ユニット80の不揮発性メモリ87内に、それぞれ別個のアドレス値、すなわち「0000」～「1111」までのアドレス値を書き込む。そして、装置筐体200内に、図12のアドレステーブルに従って、個々の表示ユニット80を嵌め込む作業を行えばよい。複雑な配線作業は一切必要ないので、組み立ては非常

に簡単である。

コントローラ 86 は、上述したように、不揮発性メモリ 87 内に所定のアドレス値を書き込む機能を有するが、これは、この表示装置の組み立て工程を支援するための付加的な機能であり、必ずしも必要な機能ではない（コントローラ 86 が不揮発性メモリ 87 に対する書き込み機能を有しない場合は、書込装置側に不揮発性メモリ 87 へ直接書き込みを実行する手段を設けておく必要がある）。組み立て工程が完了し、この装置が実際に表示装置として利用される段階においては、コントローラ 86 は、本来の表示制御機能を果たす。すなわち、アドレス線 72 およびデータ線 73 に現れる情報と、不揮発性メモリ 87 内に書き込まれた 4 ビットのアドレス値とに基いて、個々の制御子 85 を制御することになる。以下、このコントローラ 86 の本来の機能について説明する。

まず、コントローラ 86 は、8 本のアドレス線 72 から与えられる 8 ビットのアドレスを、上位 4 ビットのアドレスと下位 4 ビットのアドレスとに分けて認識する。そして、不揮発性メモリ 87 に書き込まれていた 4 ビットのアドレスと、アドレス線 72 から与えられた上位 4 ビットのアドレスとを比較し、両者が一致していた場合にのみ、次のような処理を実行する。まず、アドレス線 72 から与えられた下位 4 ビットのアドレスに基き、図 13 のアドレステーブルを参照して、アクセスすべき画素を決定する。たとえば、下位 4 ビットのアドレスが「0001」であれば、図 13 に示すように、1 行目の左から 2 番目の画素（第 2 の画素）がアクセスすべき画素として決定される。続いて、データ線 73 から与えられた 3 ビットのデータに基いて、アクセスすべき画素についての 3 つの制御子 85 を制御する。データ線 73 から与えられる 3 ビット

のデータは、それぞれ原色 R, G, B に割り当てられており、データが“1”の場合には、対応する原色の制御子 85 を通電状態とし、データが“0”の場合には非通電状態にする。

コントローラ 86 に、上述のような機能をもたせておけば、アドレス線 72 およびデータ線 73 に所定のデジタル情報を流すことにより、特定の表示ユニット 80 内の特定の画素についての 3 つの発光ダイオード 83 R, 83 G, 83 B の点灯／消灯状態を自由に制御することが可能である。256 個のすべての画素について、何らかの表示指示を与えるためには、8 ビットのアドレス情報と 3 ビットのデータ情報とから構成される 1 画素分の表示信号を 256 組用意し、これを時分割して順次流すようにすればよい。

以上のように、個々の表示ユニット 80 は、ハードウェア的には全く同一のものであるため、これを大量生産することが可能である。コントローラ 86 および不揮発性メモリ 87 としては、EEPROM およびクロック内蔵型の CPU を用いれば、1 チップの素子で構成することが可能であり、構造は非常に単純になる。また、発光ダイオード素子 83 R, 83 G, 83 B は、半導体基板上の拡散領域として形成することが可能であり、制御子 85 は、半導体基板上のトランジスタ素子として形成することが可能である。したがって、図 9 に示すすべての構成要素を、1 枚の半導体ウエハ上にプレーナプロセスで形成させれば、表示ユニット 80 は全体として小型化することができ、大量生産に適した構造となる。このため、製造コストを大幅に低減させることができる。

§ 3. アドレス設定機能をもった実施例

本発明に係る表示装置では、各表示ユニット内にメモリを設け、この

メモリ内に個々の表示ユニットについてユニークなアドレス情報を書き込んでおく必要がある。これは、ハードウェアとしては全く同一の表示ユニットであっても、個々のメモリ内にそれぞれユニークなアドレス情報を設定することにより、各表示ユニットごとに異なる動作を行わせるためである。ここでは、各表示ユニット内のメモリに、それぞれユニークなアドレス情報を書き込む処理、すなわち、アドレス設定処理を簡便に行うことができる機能をもった実施例を述べる。

はじめに、§ 1において説明した第 1 の実施例に、アドレス設定機能を付加した例を説明する。図 14 は、このようなアドレス設定機能を付加した電光掲示板を構成する表示ユニット 55 の回路図である。図 3 に示す表示ユニット 50 との相違点は、電力伝達路 61 および信号伝達路 71 の他に、更に、アドレス設定路 74 が設けられている点と、コントローラ 53 の代わりにコントローラ 56 を用いている点である。コントローラ 56 には、2 系統の入力端子と、1 系統の出力端子が備わっている。第 1 の入力端子には、信号伝達路 71 から表示信号が与えられ、第 2 の入力端子には、アドレス設定路 74 からアドレス設定信号が与えられる。また、出力端子からは、アドレス設定路 74 に対してアドレス設定信号が出力される。

信号伝達路 71 から表示信号が与えられたときのコントローラ 56 の動作は、第 1 の実施例で述べたコントローラ 53 の動作と全く同じである。すなわち、表示信号として、特定の表示ユニット 55 を示すアドレス情報と、ON/OFF 状態を示すデータ情報と、が与えられると、コントローラ 56 は、不揮発性メモリ 52 に記憶されたアドレス情報と、伝達された表示信号内のアドレス情報と、が対応した場合にだけ、制御

子51に対してON/OFF指令を与える動作をする。

一方、アドレス設定路74からアドレス設定信号が与えられると、コントローラ56は、このアドレス設定信号によって示された特定のアドレス値を不揮発性メモリ52に書き込む動作を実行する。アドレス設定
5 信号としては、たとえば、図15に示すようなフォーマットの信号が用いられる。この図15に示すアドレス設定信号は、ハイレベルとローレベルとの2値状態をとるデジタル信号である。先頭のアドレス開始情報Vは、これに後続してアドレス情報Aが伝達されることを示す情報であり、最後のアドレス終了情報Wは、アドレス設定信号の終了を示す情報
10 である。アドレス情報Aは、この実施例では、8ビットのデジタル情報から構成されており、「1番地～50番地」のアドレスを示す。

コントローラ56は、図15に示すようなアドレス設定信号を受け取ったら、この信号内のアドレス情報Aの示すアドレス値を、そのまま不揮発性メモリ52内に書き込む処理を行い（メモリ52としてEEPROMを用いている場合には、所定の書込電圧を供給する処理も行う）、
15 続いて、このアドレス値を「1」だけインクリメントする処理を行い、インクリメントした値をそのまま出力端子からアドレス設定路74へ出力する処理を行う。別言すれば、1つのコントローラ56について、入力側のアドレス設定路74上のアドレス情報と、出力側のアドレス設定
20 路74上のアドレス情報と、は互いに異なることになる（出力側が1だけ大きいアドレス値になる）。コントローラ56にこのような処理機能をもたせることにより、複数の表示ユニット55について、効率的なアドレス設定操作を行うことが可能になる。以下、このアドレス設定操作について説明する。

いま、図 14 に示す表示ユニット 55 を 50 個用意し、図 16 に示すように、装置筐体 100 内に 5×10 のマトリックス状に隣接して配置する。そして、アドレス設定装置 90 と、各表示ユニット 55 との間に、アドレス設定路 74 を図のように接続する。すなわち、50 個の表示ユニット 55 は、アドレス設定路 74 によって直列接続されることになり、アドレス設定装置 90 から出力されたアドレス設定信号 a は、第 1 の表示ユニット 55 から、第 2 の表示ユニット 55、第 3 の表示ユニット 55、…、第 49 の表示ユニット 55、第 50 の表示ユニット 55、と順次経由し、最終的にアドレス設定装置 90 に戻ることになる。図 14 の回路図に示されているように、アドレス設定路 74 は、必ずコントローラ 56 の中を通るような配線になっており、この点において、信号伝達路 71 の配線とは異なる。すなわち、表示信号は、1 本の信号伝達路 71 から枝分かれした支流によって各コントローラ 56 に供給されるのに対し、アドレス設定信号は、各コントローラ 56 の内部を本流として通過することになる。

ここで、コントローラ 56 が、前述したような処理機能を有していることを考慮すれば、図 16 に示す表示装置において、アドレス設定装置 90 から所定のアドレス設定信号 a を供給すれば、装置筐体 100 内に組み込まれた 50 個の表示ユニット 55 のすべてに対して、効率的なアドレス設定操作が実現できることが理解できよう。たとえば、アドレス設定装置 90 から、アドレス設定信号 a として、「アドレス値 1」を示す信号を出力したとする。すると、第 1 の表示ユニット 55 内において、コントローラ 56 は、この「アドレス値 1」を不揮発性メモリ 52 に書き込む処理を行い、続いて、この「アドレス値 1」を「アドレス値 2」

にインクリメントする処理を行い、これをアドレス設定路 74 に出力する処理を行う。結局、アドレス設定信号 a は、第 1 の表示ユニット 55 の直前のノードでは、「アドレス値 1」であったのに、第 1 の表示ユニット 55 の直後のノードでは、「アドレス値 2」になる。そして、この

5 「アドレス値 2」が第 2 の表示ユニット 55 に対して、アドレス設定信号として与えられることになり、第 2 の表示ユニット 55 内の不揮発性メモリ 52 には、「アドレス値 2」が書き込まれることになる。こうして、アドレス設定信号 a は、各表示ユニット 55 を通過するたびに 1 ずつインクリメントされてゆき、第 i 番目の表示ユニット 55 内の不揮発性メモリ 52 には、「アドレス値 i」が書き込まれることになる。最終的に、アドレス設定装置 90 に、「アドレス値 51」が戻ってくれば、

10 支障なくアドレス設定処理が行われたことが確認できる。

このように、図 14 に示す表示ユニット 55 を用いて表示装置を構成し、アドレス設定路 74 を図 16 に示すように配線しておけば、全表示

15 ユニット 55 に対するアドレス設定作業を非常に効率的に行うことができる。なお、図 16 では、アドレス設定路 74 についての配線のみを示してあるが、実際には、各表示ユニット 55 に対しては、電力伝送路 61 および信号伝達路 71 が、図 2 に示す回路図と同様に配線されており、

20 アドレス設定作業が完了した後は、§ 1 で述べた電光掲示板と同様に動作する。

また、図 16 に示す回路図では、50 個の表示ユニット 55 すべてをアドレス設定路 74 によって直列接続しているが、図 17 に示す回路図のように、いくつかのグループに分けて、それぞれのグループごとに直列接続するようにしてもかまわない。図 17 に示す例では、各列ごとに

5つのグループが定義されており、それぞれのグループに所属する10個の表示ユニット55が、それぞれのアドレス設定路74によって直列接続されている。このため、アドレス設定装置90に対しては、5本のアドレス設定路74が接続され、各アドレス設定路74ごとに、異なる
5 アドレス値をもったアドレス設定信号が出力されることになる。たとえば、図17に示す5つのアドレス設定信号a1, a2, a3, a4, a5としては、「アドレス値1」, 「アドレス値11」, 「アドレス値21」, 「アドレス値31」, 「アドレス値41」を与えるようにすれば、50個の表示ユニット55について、「アドレス値1~50」を設定す
10 ることができる。

上述の例では、信号伝達路71とアドレス設定路74とを別々に設けることにより、効率的なアドレス設定操作を可能にしているが、実は、信号伝達路71とアドレス設定路74とは、1本の配線路によって兼用することも可能である。図18に示す表示ユニット57は、このような
15 兼用を行うための構成をもった表示ユニットの一例である。この表示ユニット57を用いた場合、兼用伝達路75が信号伝達路71とアドレス設定路74との双方の役割を兼ねることになる。すなわち、表示信号もアドレス設定信号も、兼用伝達路75を通じて供給されることになる。アドレス設定信号は、この表示装置を使用する前の準備段階におけるア
20 ドレス設定操作を行う上で必要な信号であるのに対し、表示信号は、この表示装置を実際に使用する段階において必要な動作信号であるので、両者を同時に送信する必要は全く生じない。したがって、同一の兼用伝達路75を、表示信号とアドレス設定信号との双方の伝達に兼用しても、特に問題は生じないのである。

ただし、前述したように、表示信号は、1本の伝達路から枝分かれした支流によって各コントローラに供給されるのに対し、アドレス設定信号は、各コントローラの内部を本流として通過する必要がある。このため、表示ユニット57の内部には、切替スイッチ76が設けられている。

- 5 図示のように、切替スイッチ76が接点P側に切り替わっているときは、兼用伝達路75はアドレス設定路74として機能し、切替スイッチ76が接点Q側に切り替わっているときは、兼用伝達路75は信号伝達路71として機能することになる。

- 10 なお、図14に示すコントローラ56には、2系統の入力端子が設けられているため、与えられた信号が、表示信号であるのか、アドレス設定信号であるのか、を物理的に認識することができる。したがって、コントローラ56内に、通常が表示処理ルーチンと、アドレス設定処理ルーチンと、の2とおりのプログラムを用意しておき、表示信号が与えられたときには、通常が表示処理ルーチンを実行し、アドレス設定信号が
15 与えられたときには、アドレス設定処理ルーチンを実行する、という2とおりの処理動作を切り替えて実行することが可能である。ところが、図18に示すコントローラ58には、1系統の入力端子しか設けられておらず、与えられた信号が、表示信号であるのか、アドレス設定信号であるのか、を物理的に認識することはできない。そこで、コントローラ
20 58に対しては、通常が表示処理ルーチンと、アドレス設定処理ルーチンと、の2とおりのプログラムのうちのいずれを実行すべきであるかを指示する情報を与える必要がある。これは、たとえば、切替スイッチ76に連動させて、コントローラ58に対して何らかのセレクト信号が与えられるような構成にしておけばよい。すなわち、切替スイッチ76が

接点 P 側に切り替わっているときは、コントローラ 58 に対してアドレス設定処理ルーチンを選択するような指示が与えられ、切替スイッチ 76 が接点 Q 側に切り替わっているときは、コントローラ 58 に対して通常の表示処理ルーチンを選択するような指示が与えられるような構成にしておけばよい。

あるいは、兼用伝達路 75 を介して伝達するアドレス値に基づいて、ソフトウェア的にコントローラ 58 に対する選択指示を行うようにしてもよい。たとえば、50 個の表示ユニット 57 を配列して電光掲示板を構成した場合、アドレス値としては、1～50 までの値しか用いられることはない。そこで、たとえば、「アドレス値 99」という特別なアドレス値が兼用伝達路 75 から与えられた場合にだけ、アドレス設定処理ルーチンにジャンプするように、コントローラ 58 をプログラムしておけばよい。この場合、50 個の表示ユニット 57 について、それぞれ 1～50 までのアドレス値を設定するのであれば、兼用伝達路 75 上に、「アドレス値 99」に続いて、「アドレス値 1」を供給すればよい。コントローラ 58 は、最初の「アドレス値 99」を入力した段階で、アドレス設定処理ルーチンへとジャンプし、次に与えられるアドレス値に基づいてアドレス設定処理を実行することになる。

なお、このアドレス設定処理は、表示装置の準備段階で行われるものであるため、切替スイッチ 76 としては、ジャンパー線や DIP スイッチのようなものを用いれば十分である。あるいは、トランジスタなどの半導体スイッチによって切替スイッチ 76 を構成しておけば、コントローラ 58 からの制御信号によって自動的に切替スイッチ 76 の切り替えが可能になる。この場合、通常は切替スイッチ 76 は接点 Q 側を維持す

るようにしておき、上述した「アドレス値 99」のような特別な値が与えられた場合にだけ、接点 P 側に自動切り替えするように構成しておけば、兼用伝達路 75 に供給するデジタルデータによって、切替スイッチ 76 の切り替えを行うことができ、完全にソフトウェアによる切替動作が可能になる。

このように、完全にソフトウェアによる切替動作を行うのであれば、切替スイッチ 76 を設けないようにすることも可能である。すなわち、図 18 の回路図において、切替スイッチ 76 を、常に接点 P 側に接続した単なる配線に置き換えてしまってもかまわない。この場合、兼用伝達路 75 は、必ずコントローラ 58 内を通過する経路を取ることになるが、コントローラ 58 が通常の表示処理ルーチンを実行中は、入力したアドレス値をそのまま出力するようにプログラムしておけば、コントローラ 58 内を迂回しても、兼用伝達路 75 上の表示信号は変化せず、切替スイッチ 76 を接点 Q 側に接続したのと同等の動作が可能になる。一方、「アドレス値 99」のような特別な値が与えられた場合は、その次に与えられるアドレス値についてだけ、アドレス設定処理ルーチンを実行し、インクリメントを行うようにプログラムしておけばよい。もっとも、このような構成にすると、表示信号は必ず個々のコントローラ 58 内を迂回することになる。そのため、全表示ユニットに表示信号を供給した場合、最初の表示ユニットと最後の表示ユニットとの間で、表示信号の遅延が生じる可能性はある。このような表示信号の遅延を防止する上では、切替スイッチ 76 による切替動作を行うのが好ましい。

以上、§ 1 において説明した第 1 の実施例に、アドレス設定機能を付加した例を説明したが、もちろん、§ 2 において説明した第 2 の実施例

に、アドレス設定機能を付加することも同様に可能である。図19は、
そのような一例を示す回路図である。この例では、アドレス線79を、
コントローラ89内に迂回させた構成にしている。コントローラ89は、
通常は、§2で述べた表示処理を実行する。このとき、入力側のアドレ
5 ス線79から入力した8ビットのデータは、そのまま出力側のアドレス
線79に出力される。したがって、アドレス線79上のアドレス値は、
コントローラ89を通過しても変化はない。ところが、抵抗88を介し
て電圧が与えられた場合、別言すれば、書込電極84Wに書込電圧が印
加された場合には、コントローラ89は、アドレス設定処理を実行する。
10 すなわち、入力側のアドレス線79から入力した8ビットのデータを、
不揮発性メモリ87に書き込むとともに、この8ビットのデータを1だ
けインクリメントして出力側のアドレス線79に出力する。したがって、
アドレス線79上のアドレス値は、コントローラ89を通過するごとに
1だけインクリメントされることになる。

15 §4. その他の変形例

以上、本発明を図示する実施例に基いて説明したが、本発明はこれら
の実施例に限定されるものではなく、この他にも種々の態様で実施可能
である。特に、個々の表示素子として、上述の第1の実施例では電球を、
第2の実施例では発光ダイオードを、それぞれ用いているが、本発明の
20 基本思想における表示素子は、このような発光素子だけに限定されるも
のではない。たとえば、複数の表示面をもった立体をモータなどで回転
させて、特定の表示面だけが提示されるような構造をもったパネル式表
示素子などを用いてもかまわない。要するに、本発明は、電力による駆
動で1画素分の表示態様を変化させる機能をもった表示素子を、多数配

列することにより、情報の表示を行う表示装置であれば、どのような表示装置に対しても適用可能である。

また、上述の実施例では、EEPROMやCPUなどによって、不揮発性メモリやコントローラを形成しているが、不揮発性メモリとしては、
5 電源を切った後も記憶内容を保持する性質をもったメモリであれば、どのようなメモリを用いてもよいし、コントローラとしては、上述のような機能をもった構成要素であれば、ワイヤードロジック回路やトランジスタ回路を用いてもかまわない。また、不揮発性メモリとしては、いわゆる半導体メモリだけでなく、たとえばDIPスイッチなどの機械的に
10 情報を記憶する素子を用いることもできる。

更に、上述の実施例では、電力伝達路61と信号伝達路71とを別個の配線にしているが、物理的に同一の導電線に、電力と表示信号とを重畳して伝達するようにすることも可能である。また、電力や表示信号を各表示ユニットに伝達するための手段は、必ずしも導電線にする必要は
15 ない。たとえば、磁気的な結合によって電力や表示信号の供給を行うことも可能であるし、無線や光（たとえば赤外線）を利用して、表示信号を各表示ユニットに供給することも可能である。光を利用する場合には、表示ユニット80の側部には、各電極84A, 84D, 84Pの代わりに光コネクタを用意しておけばよい。

20 また、アドレス設定機能を付加した83の実施例では、コントローラ56, 58, 89によって、アドレス値を1だけインクリメントする処理が行われているが、アドレス値を1だけデクリメントする処理を行ってもよい。また、連続的なアドレス設定を行う必要がないのであれば、インクリメントやデクリメントする値は、必ずしも「1」にする必要は

ない。要するに、コントローラを通過することにより、アドレス値が更新され、個々の表示ユニットごとにユニークなアドレス設定ができればよい。

5 このように、本発明によれば、複数の表示ユニットによって表示装置を構成し、各表示ユニットにアドレス認識機能をもたせるようにしたため、共通の電力伝達路および共通の信号伝達路によって各表示ユニットに対する配線を行うことができるようになり、各表示素子に対する配線が単純化し、組み立て作業やメンテナンス作業が容易になる。

10

産業上の利用分野

本発明に係る表示装置は、電球、発光ダイオード、回転パネルなどを多数配列してなる電光掲示板や大型ディスプレイ装置に広く利用することが可能である。

15

20

請 求 の 範 囲

1. 電力による駆動で1画素分の表示態様を変化させる機能をもった表示素子を多数配列することにより情報の表示を行う表示装置であって、

表示素子(10; 83R, 83G, 83B)と、この表示素子に対する電力の供給状態を制御する制御子(51; 85)と、所定のアドレス情報を記憶する記憶手段(52; 87)と、この記憶手段に記憶されたアドレス情報と外部から与えられた表示信号とに基づいて前記制御子を制御するコントローラ(53; 56; 58; 86; 89)と、を有する複数の表示ユニット(50; 55; 57; 80)と、

前記複数の表示ユニットを、各表示素子が所定の表示画面上に隣接して配列されるように収容固定する装置筐体(100; 200)と、

前記表示素子を駆動するための電力を発生する電源(60)と、

前記表示素子の表示態様を指示するための表示信号を発生する制御装置(70)と、

前記各表示ユニットを前記装置筐体内に収容した状態において、前記電源で発生した電力を各表示ユニット内の制御子に供給する電力伝達手段(61)と、

前記制御装置で発生した表示信号を各表示ユニット内のコントローラに供給する信号伝達手段(71; 72, 73; 75; 79)と、

を備え、

前記各記憶手段内には、各表示ユニットごとに異なるアドレス情報が記憶されており、前記表示信号には、特定の表示ユニットを示すアドレ

ス情報と、特定の表示態様を示すデータ情報と、が含まれており、

前記コントローラは、前記記憶手段に記憶されたアドレス情報と前記表示信号内のアドレス情報とが対応した場合に、前記表示信号内のデータ情報に基づいて前記制御子を制御することを特徴とする表示装置。

5

2. 請求項1に記載の表示装置において、

各表示ユニット(80)内に、それぞれ複数の表示素子(83R, 83G, 83B)を設け、

表示信号内のアドレス情報を、特定の表示ユニットを示す第1のアドレス情報と、表示ユニット内の特定の表示素子を示す第2のアドレス情報と、により構成し、

コントローラ(86; 89)は、記憶手段(87)に記憶されたアドレス情報と前記第1のアドレス情報とが対応した場合に、前記第2のアドレス情報によって示される特定の表示素子の制御子(85)に対して、表示信号内のデータ情報に基づいた制御を行うことを特徴とする表示装置。

3. 請求項1または2に記載の表示装置において、

通電により第1の原色Rを提示する第1の色提示素子(83R)と、通電により第2の原色Gを提示する第2の色提示素子(83G)と、通電により第3の色Bを提示する第3の色提示素子(83B)と、の3つの色提示素子によって1つの表示素子を構成し、

表示信号内のデータ情報を、前記各色提示素子のそれぞれに対する発光状態を指示する情報により構成し、

コントローラ（８６；８９）は、この指示に応じた電力供給が行われるように制御子（８５）を制御することを特徴とする表示装置。

４． 請求項１～３のいずれかに記載の表示装置において、

５ 各表示ユニット（８０）をそれぞれブロック状の外囲器（８１）をもった構造とし、

このブロック状の外囲器の、上面に表示素子による表示面（８２）を形成し、側面に電力伝達手段（６２）および信号伝達手段（７２，７３，７９）の一部をなすコネクタ（８４Ｐ，８４Ａ，８４Ｄ）を形成し、

１０ 装置筐体（２００）内に複数の表示ユニットを収容した状態において、隣接する表示ユニット間で、対応する位置に形成された電極同士が物理的に接触するようにし、この接触により、前記電力伝達手段および前記信号伝達手段の伝達路が形成されるように構成したことを特徴とする表示装置。

１５

５． 請求項１～４のいずれかに記載の表示装置において、

全表示ユニットもしくは一部の表示ユニット内のコントローラを直列に接続するアドレス設定路（７４；７５；７９）を更に備え、

入力側のアドレス設定路に所定のアドレス情報が与えられたときに、

２０ このアドレス情報を記憶手段内に書き込むとともに、このアドレス情報を更新して出力側のアドレス設定路に出力するアドレス設定処理を行う機能を、コントローラ（５６；５８；８９）が有することを特徴とする表示装置。

6. 請求項5に記載の表示装置において、
信号伝達手段とアドレス設定路との双方の機能を果たす兼用伝達路
(75, 79)を形成し、

この兼用伝達路は、信号伝達手段として機能するときには、その支線
5 が各コントローラに接続され、アドレス設定路として機能するときには、
その本線によって各コントローラが直列接続されるように切替動作する
ことを特徴とする表示装置。

10

15

20

1 / 9

図 1

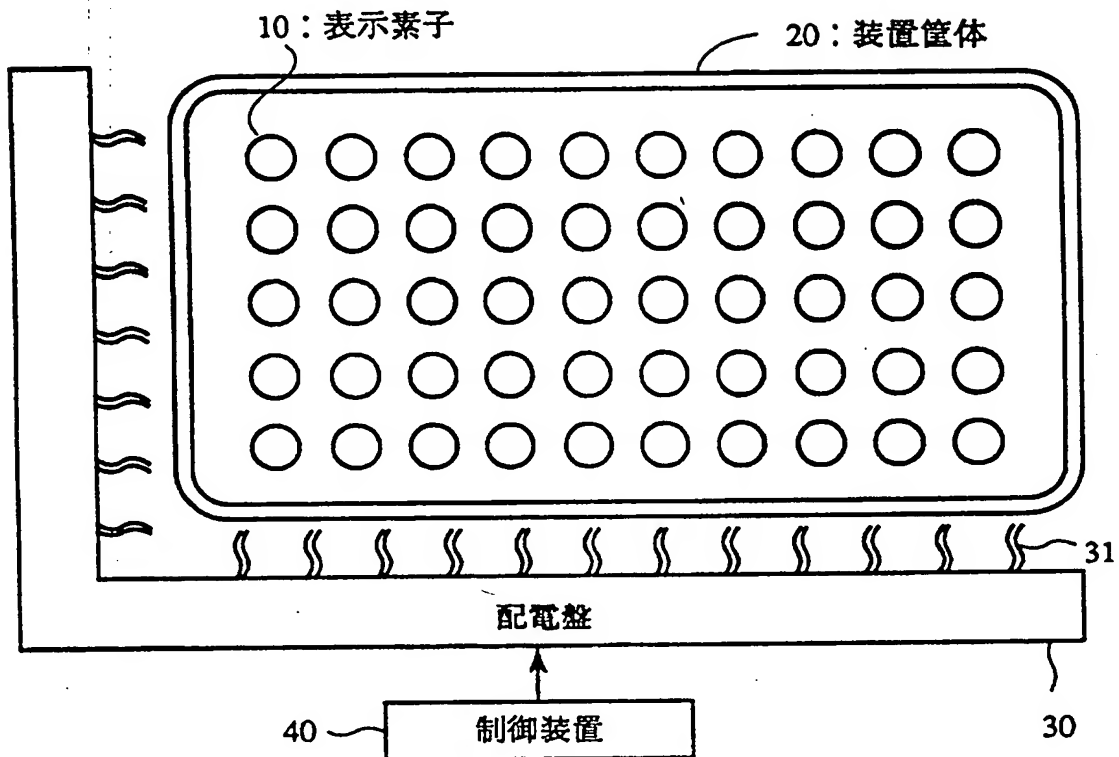


図 2

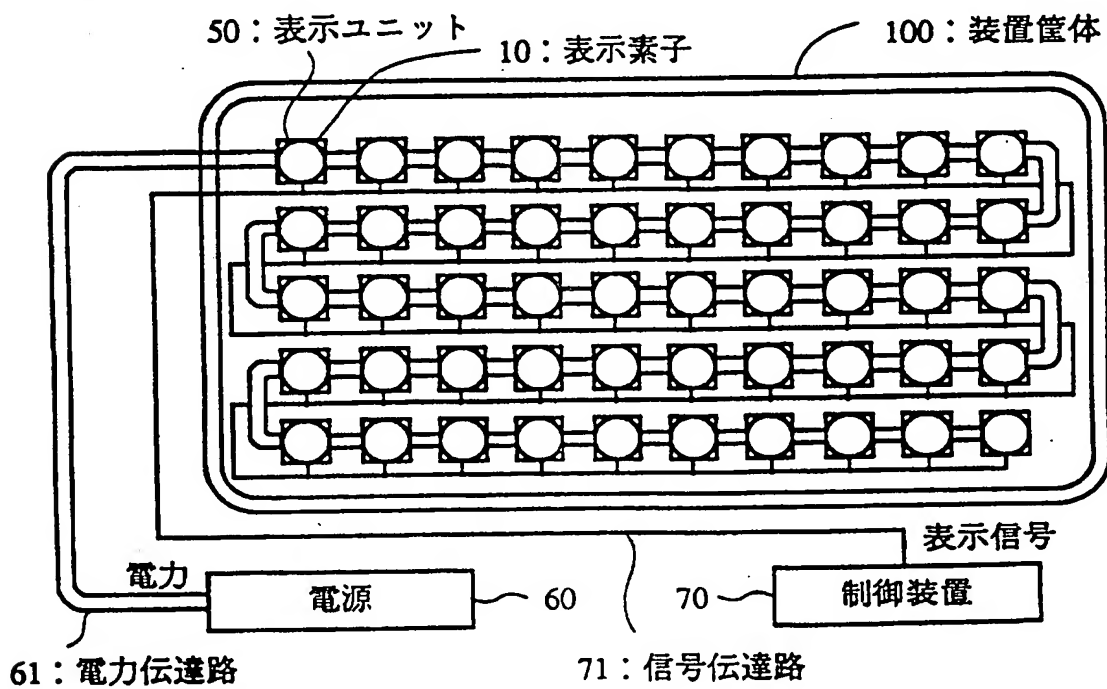


図 3

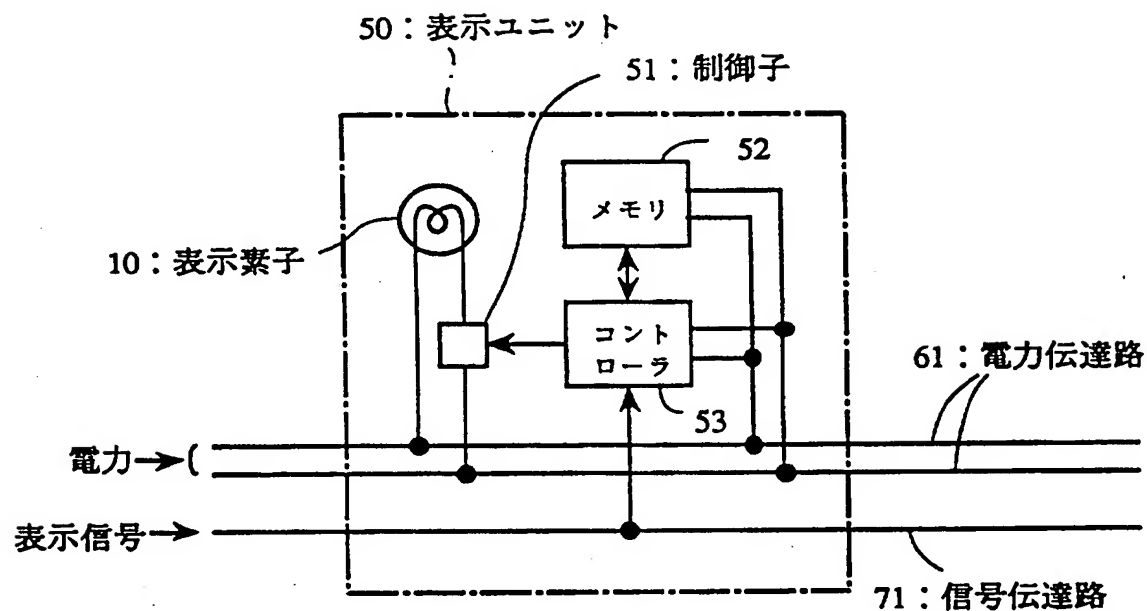
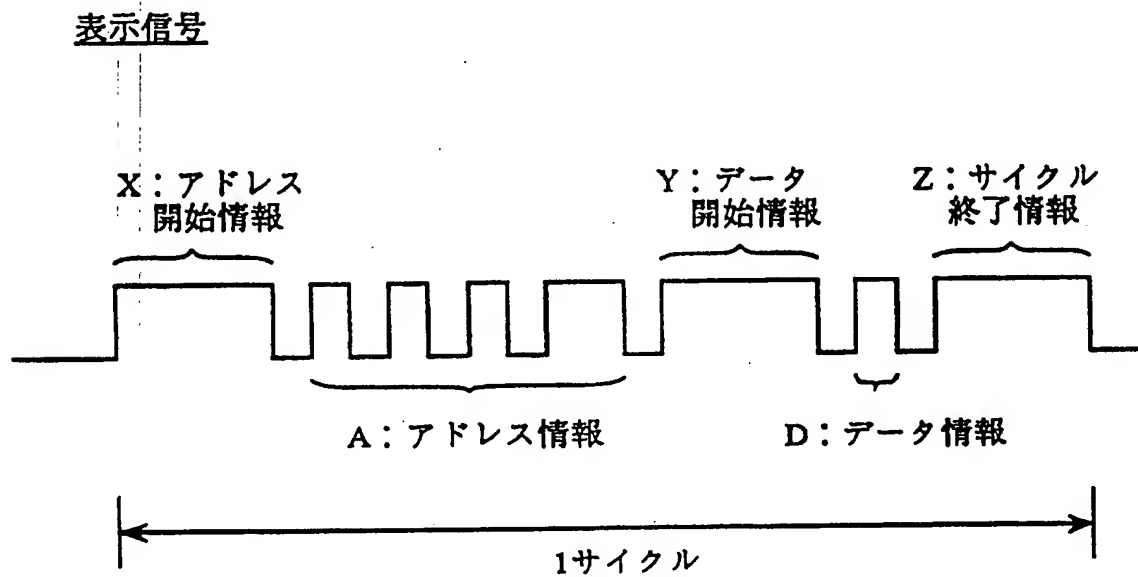


図 4



3 / 9

図 5

80：表示ユニット

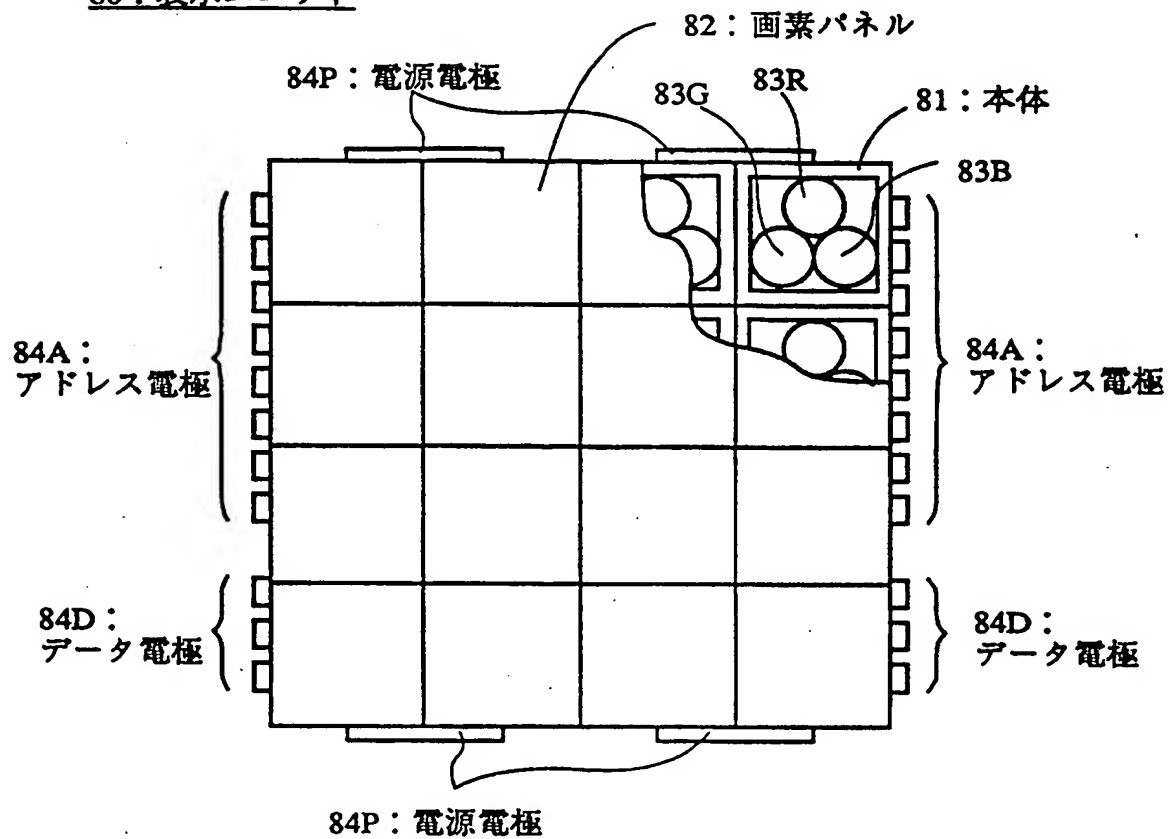


図 6

80：表示ユニット

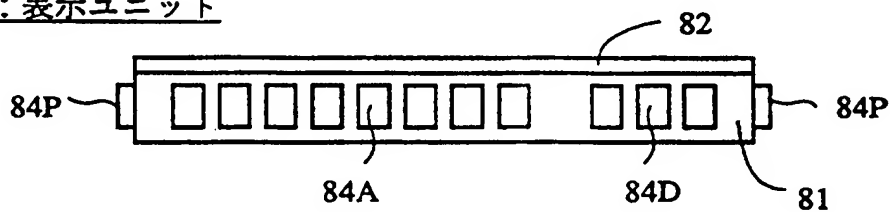


図 7

80：表示ユニット

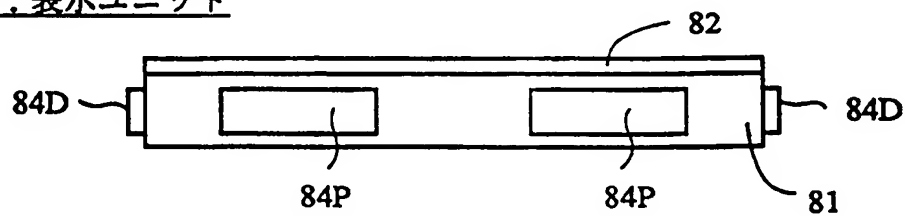


図 8

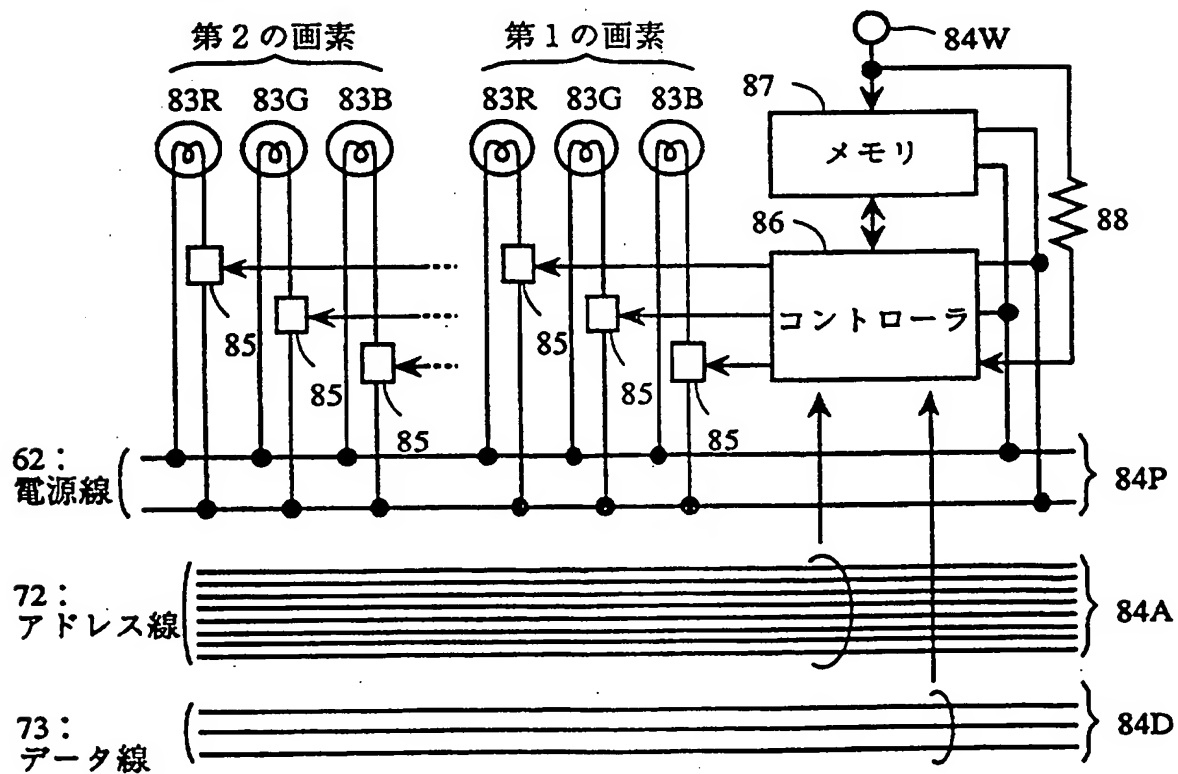
80：表示ユニット

84W：書込電極

84A：
アドレス電極84D：
データ電極

84P：電源電極

図 9



5 / 9

図 1 0

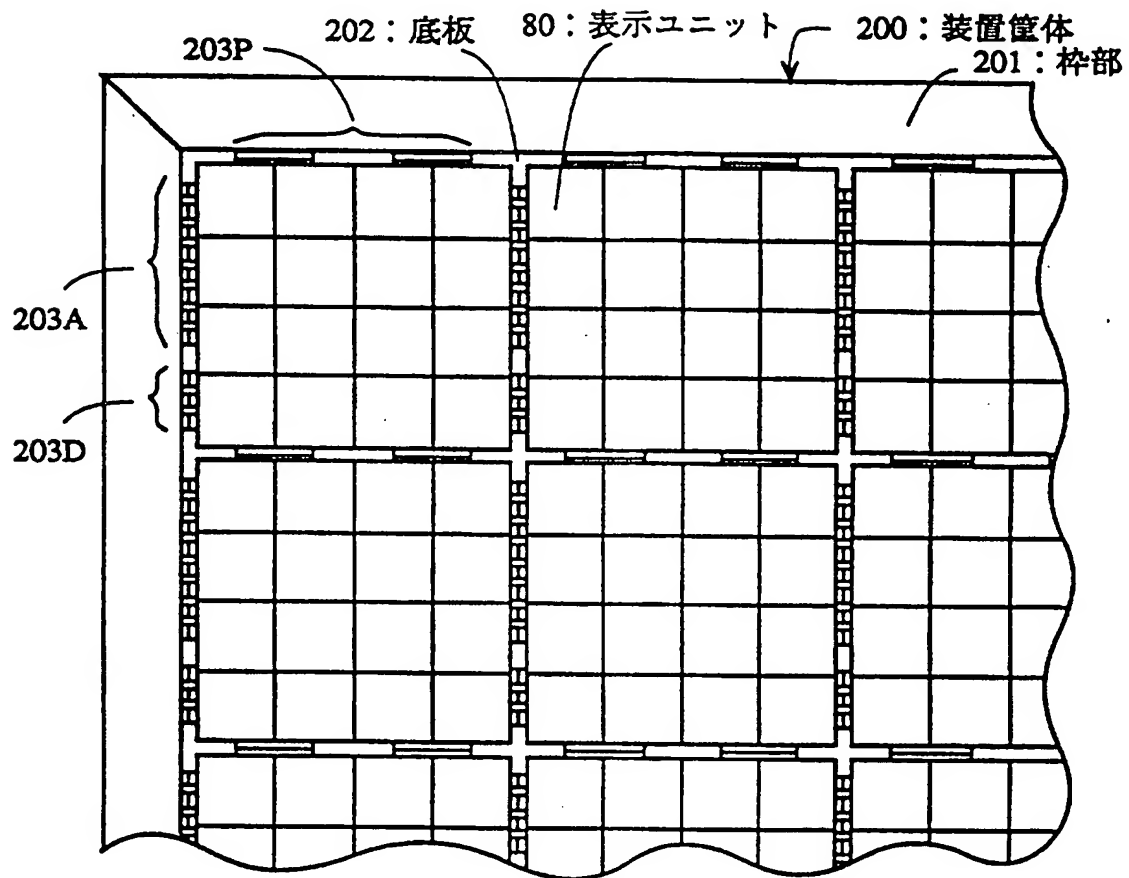


図 1 1

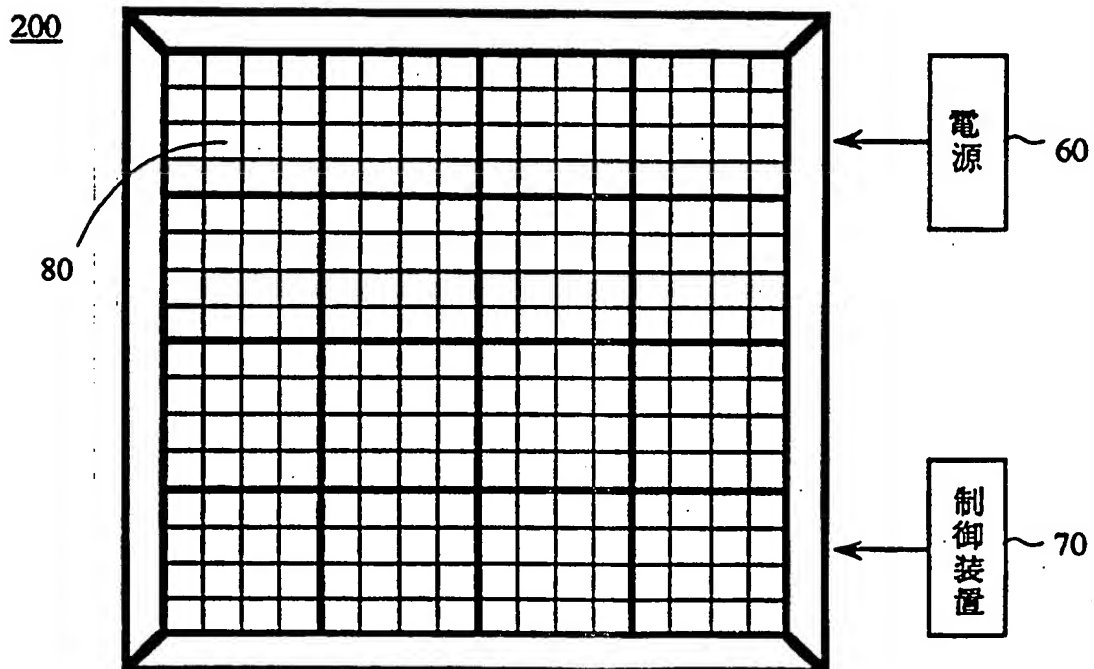


図 1 2

200

80

0000	0001	0010	0011
0100	0101	0110	0111
1000	1001	1010	1011
1100	1101	1110	1111

図 1 3

80

0000	0001	0010	0011
0100	0101	0110	0111
1000	1001	1010	1011
1100	1101	1110	1111

图 14

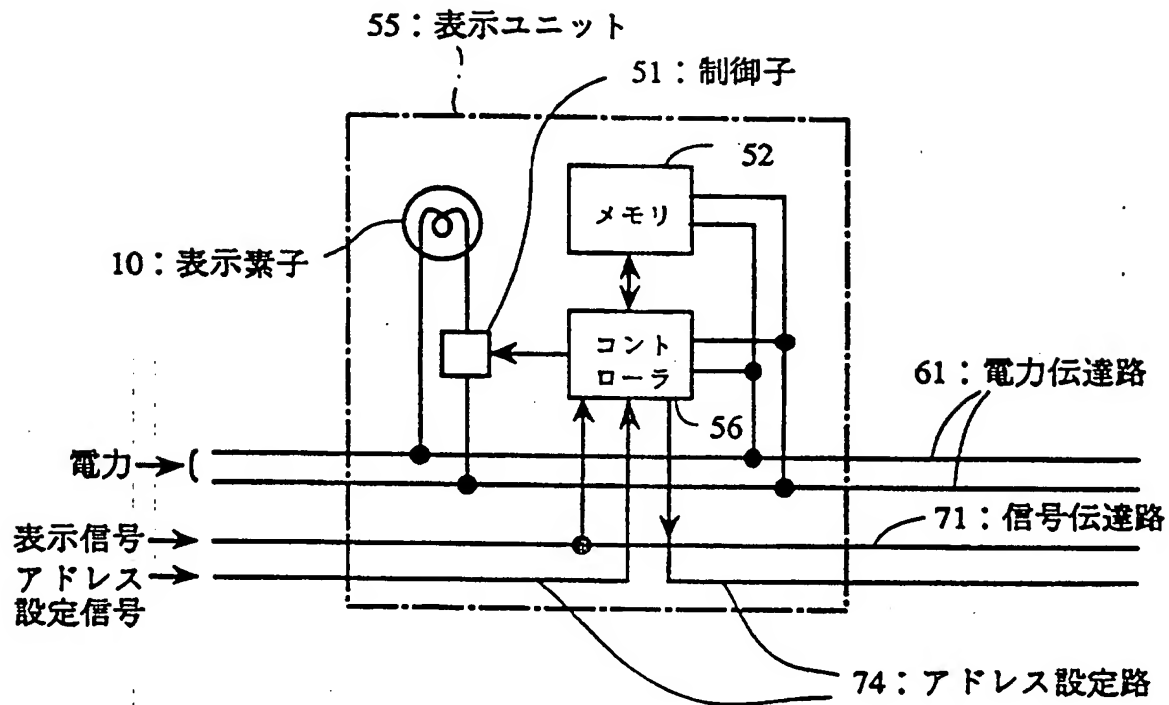


図 15

アドレス設定信号

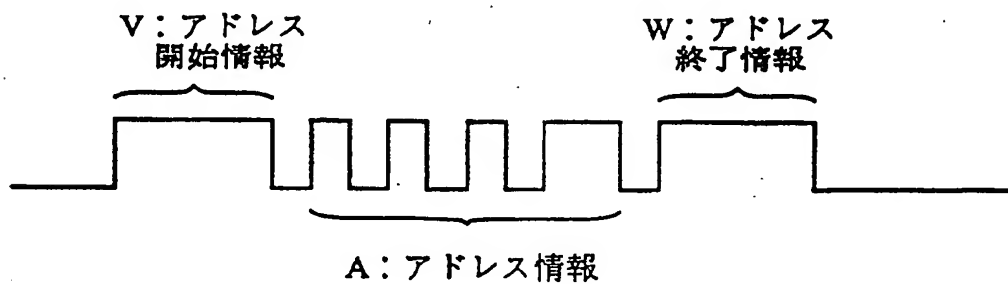


図 1 6

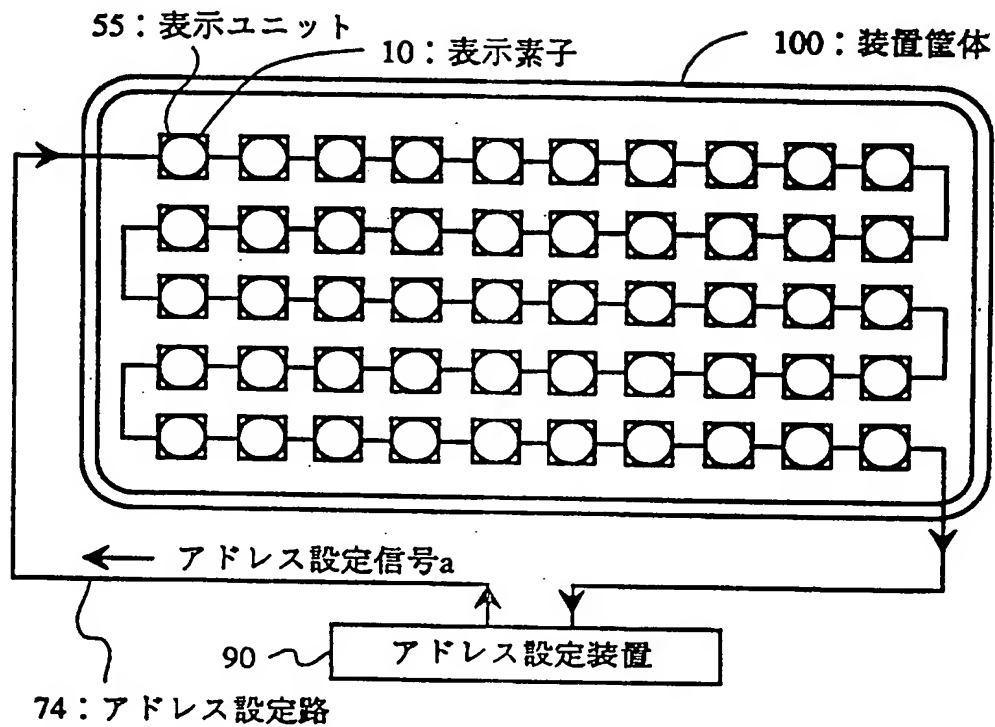


図 1 7

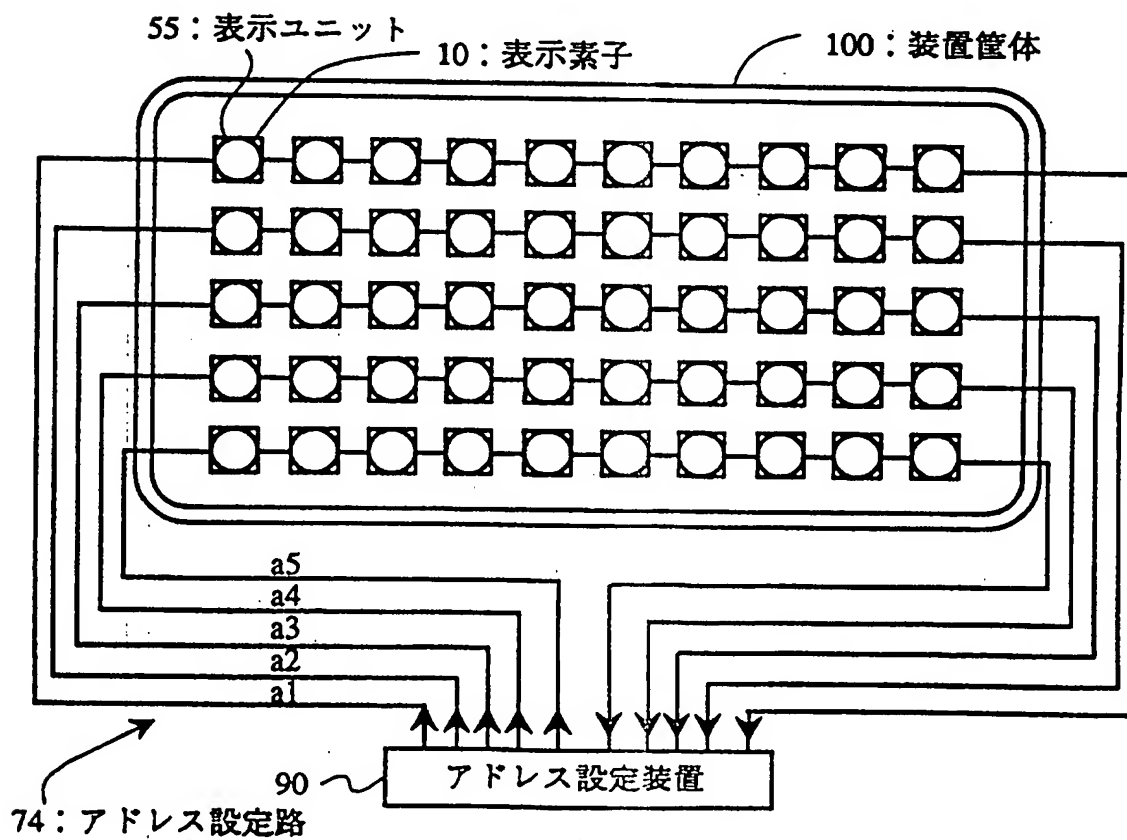


図 1 8

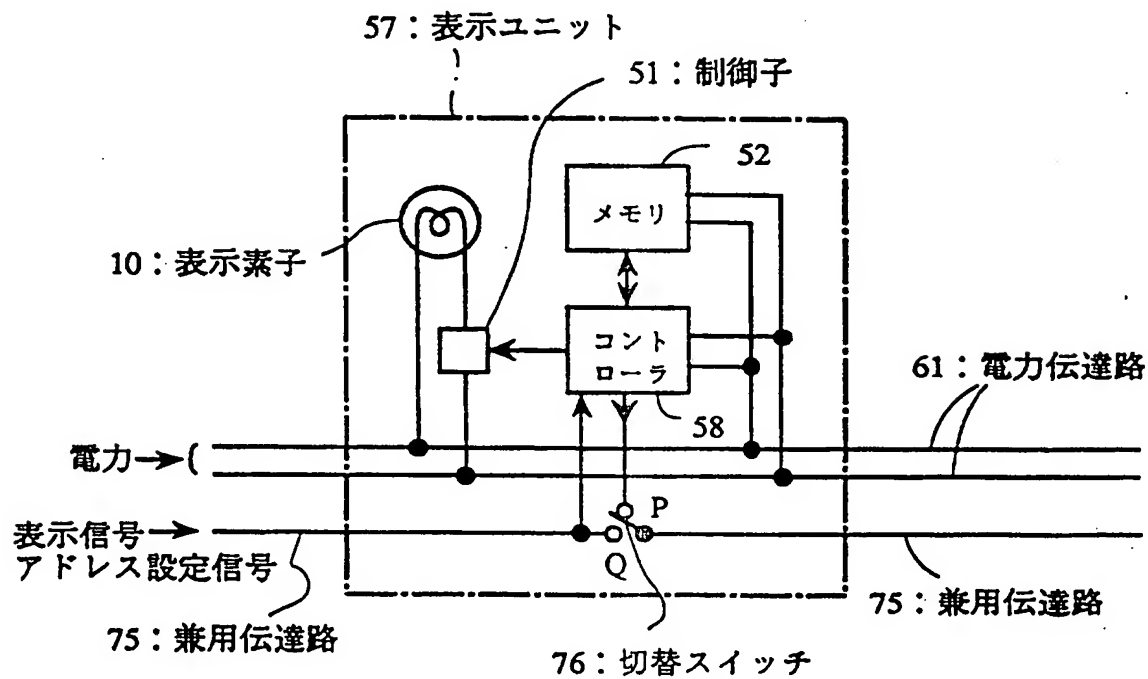
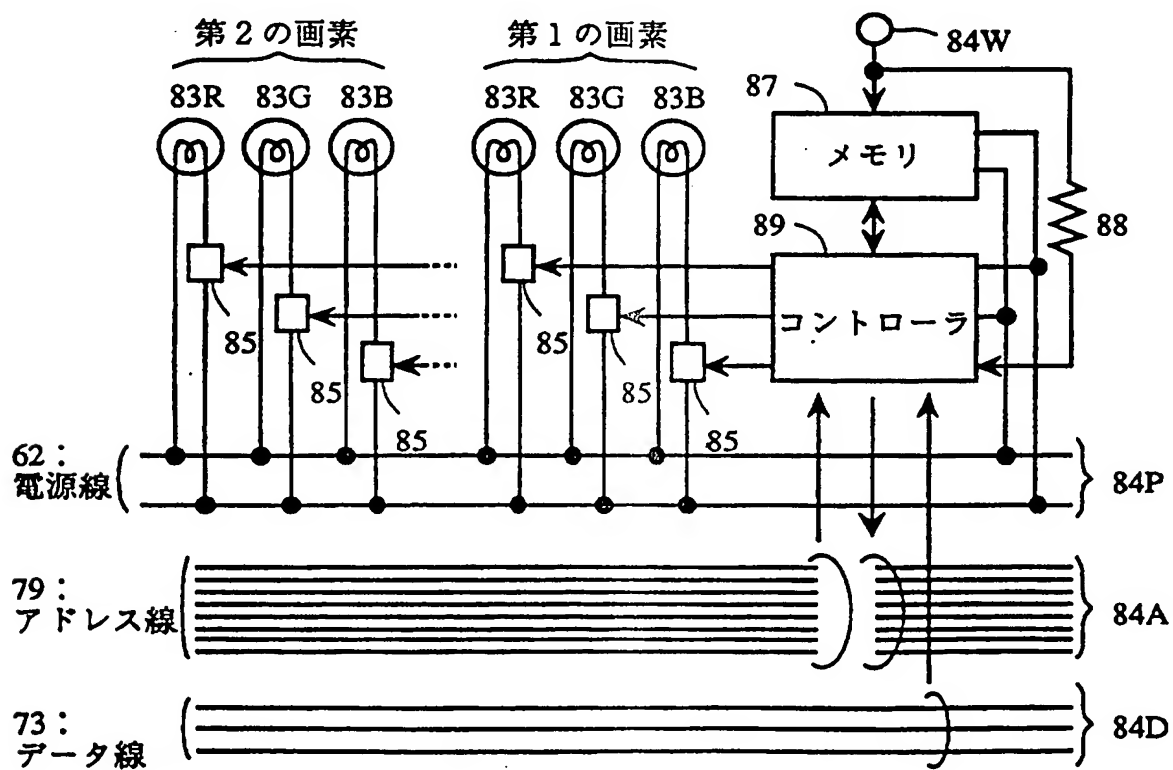


図 1 9



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP95/00901

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl⁶ G09G3/20

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl⁶ G09G3/20, G09F9/30

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1926-1994

Kokai Jitsuyo Shinan Koho 1971-1994

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP, 61-41188, A (Naoyuki Murakami), February 27, 1986 (27. 02. 86) (Family: none)	1, 2
Y	JP, 61-223878, A (Mitsubishi Electric Corp.), October 4, 1986 (04. 10. 86) & EP, 196115, A2 & US, 4745322, A	4
Y	JP, 2-264995, A (Sanyo Denki Seisakusho K.K.), October 29, 1990 (29. 10. 90) (Family: none)	5, 6
A	JP, 1-116585, A (Sony Corp.), May 9, 1989 (09. 05. 89) (Family: none)	3

☐ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

August 1, 1995 (01. 08. 95)

Date of mailing of the international search report

August 22, 1995 (22. 08. 95)

Name and mailing address of the ISA/

Japanese Patent Office

Authorized officer

国際調査報告

国際出願番号 PCT/JP 95/00901

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl. G 09 G 3 / 20

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl. G 09 G 3 / 20, G 09 F 9 / 30

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1994年

日本国公開実用新案公報 1971-1994年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP, 61-41188, A (村上 直之), 27. 2月. 1986 (27. 02. 86) (ファミリーなし)	1, 2
Y	JP, 61-223878, A (三菱電機株式会社), 4. 10月. 1986 (04. 10. 86) & EP, 196115, A2 & US, 4745322, A	4
Y	JP, 2-264995, A (株式会社 三陽電機製作所), 29. 10月. 1990 (29. 10. 90) (ファミリーなし)	5, 6

☒ C欄の続きにも文献が列举されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの

「E」 先行文献ではあるが、国際出願日以後に公表されたもの

「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」 口頭による開示、使用、展示等に言及する文献

「P」 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」 同一パテントファミリー文献

国際調査を完了した日
01. 08. 95

国際調査報告の発送日

22.08.95

名称及びあて先
日本国特許庁 (ISA/JP)
郵便番号100
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

篠原 功 一

5 G 9 1 7 6

電話番号 03-3581-1101 内線 3527

C (続き). 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP, 1-116585, A (ソニー株式会社), 9. 5月. 1989 (09. 05. 89) (ファミリーなし)	3